

ビデオ出力用 IP コアを使う上での技術的ポイント

はじめに

ザイロン社では FPGA 上でビデオ信号を扱う IP コア製品を多数揃えています。ビデオ入力であれば logiWIN、移動・重ね合わせ・回転・拡大・縮小などの 2D アクセラレーターには logiBITBLT や logiBMP、魚眼レンズの補正であれば logiLENS。

これらの中核ともいえる製品がビデオ出力用の IP コアである logiCVC-ML (Compact Multilayer Video Controller) です。

ここでは logiCVC-ML の機能を中心に、「ビデオ出力用 IP コアに求められる機能」について技術的な視点から解説します。

■ ビデオ出力用 IP コアに求められる機能

ビデオ出力用 IP コアはビデオ信号の最終的な表示にかかわる非常に重要な IP コアです。そこに求められる機能とは何かを logiCVC-ML を例に列挙します。([] 内が logiCVC-ML での主な機能)

- 安定したビデオ出力 (後述)
- マルチレイヤー機能 (後述)
- 対応するディスプレイの種類 [CRT, LVDS LCD, Parallel 接続 LCD, DVI]
- 対応する解像度 [64×1~2048×2048]
- カラー方式 [24 ビットフルカラー、RGB565、8 ビットカラーlookupテーブル]
- 出力形式 [RGB, ITU-656]
- 対応するバス [XMB, PLB]

ビデオ出力用 IP コアは入力・加工されたデータを最終的に見える形の信号線として出力します。出力が直接目に見える形になることが多いため、ちらつきなどを抑制し安定したビデオ出力を得ることが重要となります。また、カラー方式・出力の形式等も柔軟性があることが求められます。FPGA を使用するメリットをふんだんに享受するのであれば出力形式等に多様に対応でき、なおかつ取捨選択できる事が望ましいでしょう。

これらの機能のうち、安定したビデオ出力とマルチレイヤー機能についてより詳しく見ていきます。

■ 安定したビデオ出力

安定したビデオ出力とは何でしょう？ビデオの出力の遅延が少なく、ちらつきが抑制された映像を見ることが出来れば、それは安定したビデオ出力といえるでしょう。

logiCVC-ML では安定したビデオ出力を得るために幾つかの工夫がなされています。

- マルチバッファ
- XMB を使った高速メモリ転送とアビトレーション

この2つの機能を順に見ていくことにします。

マルチバッファ

画像のちらつきの原因の1つに描画と出力が同時に行われ、干渉するケースがあります。ひとつの VRAM に対して描画している間に出力も同時に行われるため、描画途中の画像や前の画像が中途半端に見えるなどしてちらついて見えるケースです。

適切に処理するためには「描画が完全に終了した画像を表示する」「表示中の VRAM には書かない」等の処理が必要です。その場合、少なくとも表示中のバッファと、書き込み中のバッファの2つ、つまりマルチにバッファが必要です。

また、ビデオ入力のように頻繁に画像が切り替わるような場合は、ハードウェア配線で自動的にバッファのタイミングを切り替えることが出来、さらに、メニューなどの画面切り替えではソフトウェアでもそのタイミングの切り替えが可能であるべきです。レイヤーが複数あるような場合、レイヤー毎に切り替え方式やバッファ数を柔軟に設定できることが望ましいでしょう。

後述のマルチレイヤーとあわせてマルチバッファを使うことで高品質なアプリケーションを構築することが出来ます。(アプリケーション例は後述)

logiCVC-ML ではバッファは各レイヤーに個別に最大3つ使用可能で、切り替えのタイミングもハード、ソフト両方からの調整ができ、シチュエーションに応じ、より安定した画像を提供することが出来ます。

XMB を使った高速メモリ転送とアビトレーション

画像を扱うアプリケーションでは高速に VRAM を含めたメモリへアクセスする手段が重要です。例えば、ビデオ入力を表示しつつ、2D の拡大・回転などを logiBMP などのコアで処理をしつつ、さらにソフトウェアでメニュー操作をし、表示するといった場合、1つのメモリにアクセスが集中します。メニューを操作して CPU が動作するたびに、バックグラウンドのビデオ表示のこま落ちが激しくなったりするようではアプリケーションとしては改良の余地があるといえるでしょう。

このような場合、高速に転送するために専用のバスが必要です。XMB(Xylon Memory Bus) は logiCVC-ML をはじめ logiBRICKS 製品がサポートする P2P の優先順位を持ったアビトレーション機能を持つ高速バスです。XCL もサポートしているので MicroBlaze との接続も可能です。

XMB は優先順位を持って適切に処理するため、CPU の動作でビデオ入出力がとまってしまふようなことはありません。64ワード(1ワードは最大64ビット)のバースト転送を可能とするだけでなく、バス使用効率をあげるために1クロックのレイテンシにこだわったつくりになっています。

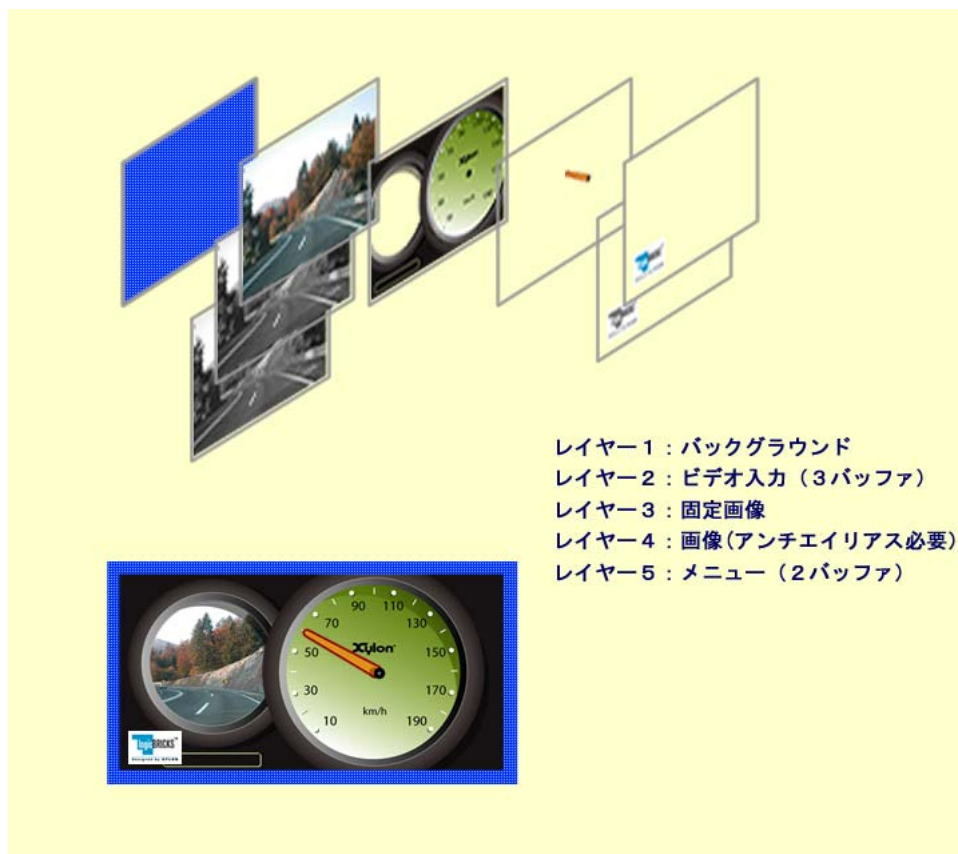
なお、logiCVC-ML は PLB インタフェースを持っており、PLB を使い XMB を使わないという選択も可能です。

■ マルチレイヤー機能

多くのデジタル・テレビは映像に重ねてメニューを表示するインタフェースを持っていま

す。映像はバックグラウンドで流れながらも、メニュー選択を出来るなどの直感的で使いやすい機能です。映像を重ね合わせるなどの複数あるレイヤーを重ね合わせる技術がマルチレイヤーです。

次に logiCVC-ML におけるオートモーティブでの例を図示します。

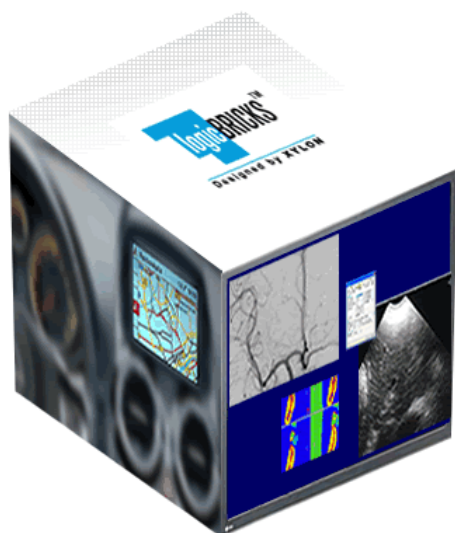


この例ではビデオ入力用に 3 バッファ、メニュー用に 2 バッファ、それ以外はバッファを 1 つ使用しています。バッファの切り替えはビデオ入力からの信号線の接続により行っています(vsync のタイミングで行う)。スピードメータの針のような動きのある画像は logiBMP で高速にアンチエイリアス処理をして表示し、logiCVC-ML と連携し vsync のタイミングで描画するため、ちらつきを抑制することが出来ます。

また、ビデオ入力や固定画像の画面は 24 ビットフルカラー、メニューには 8 ビットカラー LUT 方式、バックグラウンドは単色とレイヤー毎に色の表現方法を変えることができ、効率的にメモリを使うことが出来ます。

■ logiCVC-ML の紹介 ～ ヨーロッパの自動車メーカーが認めた高品質 ～

logicBRICKS はザイロン社が提供するグラフィックを中心とした IP コア群で、ヨーロッパの大手自動車メーカーが採用し、その品質は市場で高く評価されています。中でも製品の



中核となる logiCVC-ML はマルチレイヤーを含めた多機能なビデオ出力用 IP コアです。合成時に与える Generic パラメータにより、使用する機能の取捨選択が出来、また、ソフトウェアで調整可能な多くのパラメータにより高品質なアプリケーションを柔軟に組むことが可能です。

高機能であるだけでなくコンパクトである本製品は、お客様が機能・価格面で競争力のあるアプリケーションを市場にいち早く投入する際の切り札となるでしょう。

logiCVC-ML : 主な特徴

- Xilinx の FPGA に特化した非常にコンパクトかつ高性能なビデオ出力用 IP コア
- 最大 5 層のマルチレイヤー
- 最大 2048×2048 までの解像度をサポート
- 24 ビット・フルカラー、16 ビット・カラー、8 ビットカラールックアップテーブル
- 多くの LCD(parallel, LVDS, DVI, RGB, ITU656(PAL/NTSC) CRT) をサポート
- 各レイヤーのサイズ、ポジション、オフセットの変更
- 各レイヤーに最大 3 つのバッファ
- アルファ・ブレンド機能
- カラーキー方式の透過色

logiCVC-ML : 合成時に指定可能な主なパラメータ

- メモリインタフェースの選択(XMB or PLB)
- 出力ピクセルデータ幅(12,16,18,24 ビット)
- レイヤーサイズ・ポジション・オフセットの変更可否
- 出力方式(LVDS, ITU656)
- レイヤー数(1～5)
- レイヤーピクセル幅 (8, 16, 24 ビット)

- ・ アルファ・ブレンディング・モード (レイヤー、ピクセル、CLUT16、CLUT24)
- ・ バックグラウンドの使用の可否
- ・ AUX としての RGB 入力使用の可否

logiCVC-ML : ソフトウェアで調整可能なパラメータ

- ・ hsync および vsync のフロントポーチ・パルス幅・バックポーチ
- ・ 解像度
- ・ バックグラウンドカラー(*1)
- ・ 各レイヤーの表示バッファの選択
- ・ 各レイヤーの表示 CLUT 選択(*1)
- ・ 割り込みステータス・マスク
- ・ 各レイヤーのサイズ・ポジション・オフセット(*1)
- ・ 各レイヤーのアルファ・ブレンド値(*1)
- ・ 各レイヤーの透過色(*1)
- ・ 各レイヤーのコントロール

(*1) は合成時に指定しその機能が有効になったときのみ使用可能